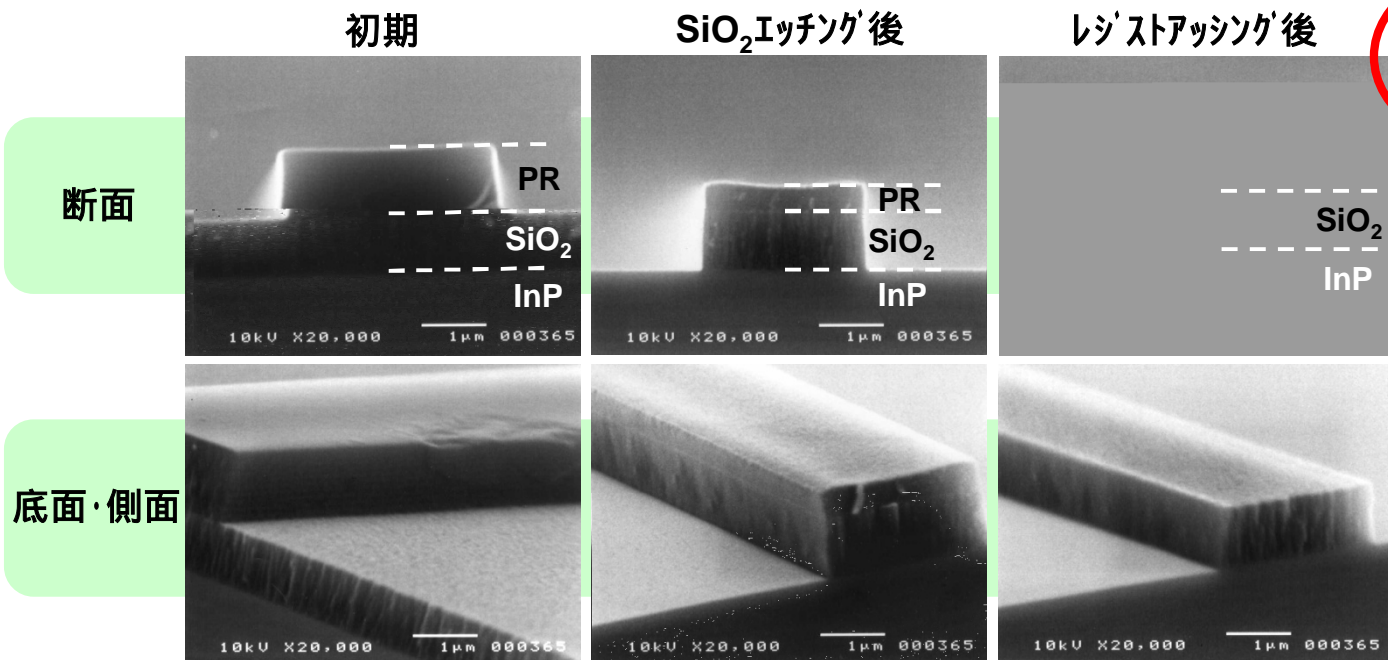


## PRを用いたSiO<sub>2</sub>マスク作成



### < 備考 >

- ・石英トレイ使用(裏打ち無し)
- ・電極間隔:55mm
- ・水冷チラー(20 )
- ・Alシャワー板
- ・下部アースリング:200L仕様
- ・サンプル: 10×10mm片
- ・PR(1μm)/SiO<sub>2</sub>(850nm)/InP基板
- ・プロセス:TMP直引き

### < SiO<sub>2</sub> Etch.条件 >

RF-Power (W)	CHF <sub>3</sub> /Ar (sccm)	Press. (Pa.)	E.Rate (nm/min)	Selectivity (SiO <sub>2</sub> /PR)
100	20/10	1.33	21.0	1.46以上

### < レジスト Etch.条件 >

RF-Power (W)	CHF <sub>3</sub> /O <sub>2</sub> (sccm)	Press. (Pa.)	E.Rate (nm/min)
80	2/98	2.0	200

- ・ SiO<sub>2</sub>はPowerを上げることでE.RateのUPも可能。但し、高真空側であるためレジスト焼けを考慮する必要あり。
- ・ O.E.を多くする事で底面荒れは改善。少しの荒れであればレジストアッシング条件で多めに処理すれば除去される。SiO<sub>2</sub>マスクを綺麗に作成することで、下地のInPやGaAs等に対する形状や側面荒れを抑えることができる。